

Pengembangan Sistem Inspeksi Kualitas Otomatis Berbasis YOLOv8n untuk Deteksi Cacat Pin pada PCB Controller

Alfa Alexandra Simanjuntak ^{1*}, Ahmadi Irmansyah Lubis ^{2**}

^{*} Teknologi Rekayasa Perangkat Lunak, Politeknik Negeri Batam

^{**} Teknologi Rekayasa Perangkat Lunak, Politeknik Negeri Batam
alfaalex02@gmail.com ¹, ahmadi@polibatam.ac.id ²

Article Info

Article history:

Received ...

Revised ...

Accepted ...

Keyword:

YOLOv8,
PCB quality inspection,
Deep learning,
False Reject,
Pinbent,
Automated optical inspection.

ABSTRACT

Quality inspection of pins on PCB Controllers at an Electronics Manufacturing Company in Batam currently relies on a template matching-based system using a Keyence CV-X camera, which produces a high False Reject Rate (FRR) due to excessive sensitivity to minor image variations. This study proposes a deep learning-based verification layer using the YOLOv8n model as Stage 2 within a dual-stage verification architecture to reduce FRR in pinbent inspection. The YOLOv8n model was trained through a transfer learning approach on a dataset of PCB Controller pin images, exported to ONNX format, quantized to INT8, and integrated into a VB.NET desktop application via ONNX Runtime. Testing was conducted in Standalone Inspection Mode on 524 PCB Controller units from actual production data, using an inference pipeline identical to the production mode encompassing pin-area cropping, letterbox resizing, ONNX inference, and hierarchical decision logic. Evaluation results show that the model achieved an mAP@0.5 of 96.68% and a recall of 99.82% on pin-level validation data. At the system level, the YOLOv8n model increased overall accuracy from 58.78% to 85.50% and reduced FRR from 39.54% to 13.87% a relative reduction of 64.9%, which was statistically significant based on McNemar's test ($p < 0.001$). These findings demonstrate that a YOLOv8n-based deep learning approach effectively addresses the limitations of template matching systems for pinbent inspection in manufacturing environments.



This is an open access article under the [CC-BY-SA](https://creativecommons.org/licenses/by-sa/4.0/) license.

I. PENDAHULUAN

Dalam era industri 4.0, tuntutan terhadap kualitas dan keandalan produk elektronik semakin meningkat secara eksponensial. *Printed Circuit Board* (PCB) merupakan komponen sentral yang menjadi fondasi bagi hampir seluruh perangkat elektronik, sehingga kualitasnya menjadi tolok ukur utama fungsionalitas produk akhir. Cacat manufaktur sekecil apapun, seperti rangkaian terbuka (*open circuit*), hubung singkat (*short circuit*), atau defek geometris pada pin komponen, dapat menyebabkan kegagalan perangkat secara total. Kegagalan ini tidak hanya berdampak pada biaya perbaikan dan penarikan produk, tetapi juga dapat menurunkan reputasi dan kepercayaan konsumen terhadap merek. Oleh karena itu, proses inspeksi kualitas yang akurat dan efisien menjadi tahap yang tidak terpisahkan dan sangat krusial dalam lini produksi PCB.

Secara tradisional, sistem inspeksi kualitas otomatis (*Automated Optical Inspection* - AOI) mengandalkan metode visi mesin klasik seperti *template matching* atau *image differencing*. Metode ini bekerja dengan membandingkan citra PCB yang sedang diinspeksi dengan sebuah citra referensi (*template*) yang dianggap sempurna. Meskipun mampu meningkatkan kecepatan inspeksi dibandingkan metode manual, pendekatan ini memiliki keterbatasan fundamental, terutama dalam menghadapi desain PCB modern yang semakin padat, kompleks, dan terminaturisasi. Sistem berbasis templat sangat sensitif terhadap variasi minor seperti pergeseran posisi, rotasi, dan perubahan kondisi pencahayaan, yang seringkali menyebabkan tingginya angka *misjudgment* atau kesalahan penilaian produk [1]. Akibatnya, produk yang sebenarnya berkualitas baik dapat keliru ditandai sebagai produk cacat

(False Reject), yang pada akhirnya justru menurunkan efisiensi produksi.

Menjawab tantangan tersebut, teknologi *Artificial Intelligence* (AI), khususnya *Deep Learning*, telah muncul sebagai solusi superior yang mampu merevolusi sistem inspeksi industri. Algoritma deteksi objek modern seperti *You Only Look Once* (YOLO) menawarkan pendekatan yang lebih cerdas dan tangguh. Berbeda dengan metode klasik yang kaku, model *deep learning* mampu mempelajari fitur-fitur cacat yang kompleks secara langsung dari data citra, sehingga lebih adaptif terhadap variasi yang terjadi di lingkungan produksi nyata. Sejumlah penelitian terkini telah menunjukkan efektivitas luar biasa dari pendekatan ini. Sebagai contoh, implementasi varian YOLOv5 berhasil mencapai akurasi deteksi hingga 99,74% [2], sementara YOLOv8 mampu mencapai presisi 98,7% [3]. Lebih spesifik lagi, riset juga berfokus pada optimalisasi deteksi cacat berukuran sangat kecil, yang menjadi tantangan utama pada komponen miniatur [4], [5]. Bahkan, sebuah penelitian telah berhasil mengembangkan sistem hibrida yang secara efektif mampu melakukan inspeksi dan menolak komponen dengan pin bengkok, yang menunjukkan relevansi langsung teknologi ini untuk mengatasi masalah spesifik seperti *pinbent* [6].

Studi kasus pada lini produksi PCB Controller di sebuah Perusahaan Manufaktur Elektronik Batam mengidentifikasi adanya permasalahan yang sejalan dengan keterbatasan teknologi inspeksi klasik yang telah dipaparkan sebelumnya. Proses deteksi cacat *pinbent* (pin bengkok) pada PCB Controller saat ini masih bergantung pada sistem berbasis *template matching* menggunakan kamera Keyence CV-X. Akibat ukuran pin komponen yang sangat kecil, sistem yang ada seringkali gagal membedakan secara akurat antara kondisi pin yang baik (OK) dan pin yang sedikit bengkok (REJECT), terutama akibat sensitivitasnya terhadap variasi posisi, sudut, dan kondisi pencahayaan pada setiap pengambilan citra. Sebagai upaya mitigasi, sistem yang ada saat ini menerapkan mekanisme redundansi, yaitu melakukan pengambilan citra (*capture*) secara berulang (*looping*) pada pin yang sama sebelum keputusan akhir diambil. Namun, karena keterbatasan *template matching* bersifat fundamental terhadap variasi kondisi citra, pengulangan pengambilan citra ini pada akhirnya tetap menghasilkan keputusan yang konsisten keliru, sehingga tidak menyelesaikan akar permasalahan dan hanya menambah waktu siklus (*cycle time*) inspeksi. Akibatnya, tingkat *False Reject* tetap tinggi, di mana produk yang seharusnya lulus standar kualitas justru ditolak, sehingga setiap produk yang ditolak tetap memerlukan verifikasi ulang secara manual oleh operator QC, yang tidak hanya memperlambat alur produksi tetapi juga menambah biaya operasional secara signifikan.

Berdasarkan kesenjangan antara keterbatasan sistem inspeksi yang ada di sebuah Perusahaan Manufaktur Elektronik Batam dan potensi solusi canggih yang

ditawarkan oleh teknologi *deep learning*, maka penelitian ini diusulkan. Penelitian ini bertujuan untuk mengembangkan sebuah sistem inspeksi kualitas otomatis berbasis *Artificial Intelligence* menggunakan model deteksi objek *deep learning* untuk mendeteksi cacat *pinbent* pada PCB Controller secara akurat dan efisien. Sistem yang diusulkan diharapkan dapat secara signifikan meningkatkan akurasi deteksi, menekan angka *False Reject*, dan pada akhirnya mengoptimalkan efisiensi serta keandalan proses kontrol kualitas di lingkungan manufaktur yang kompetitif.

II. TINJAUAN PUSTAKA

Penelitian mengenai deteksi cacat PCB menggunakan *deep learning* telah berkembang pesat. Bagian ini mengulas beberapa penelitian terdahulu yang relevan untuk memetakan posisi dan menyoroti kebaruan dari penelitian yang diusulkan.

Yi dkk. [5] mengembangkan model YOLOv8-DEE dengan mengintegrasikan *Depthwise Separable Convolution* (DSC) dan *Efficient Multi-scale Attention* (EMA) ke dalam arsitektur YOLOv8-L. Model ini berhasil mencapai *mean Average Precision* (mAP) sebesar 97,5% pada dataset HRIPCB dan 98,7% pada dataset DeepPCB, menunjukkan peningkatan signifikan dalam mendeteksi cacat berukuran kecil. Meskipun mencapai akurasi tinggi, penelitian ini berfokus pada dataset publik yang umum dan tidak secara spesifik menangani masalah praktis di industri seperti tingkat *False Reject* yang tinggi dari sistem inspeksi yang sudah ada (*legacy system*).

Hagelskjaer dan Kraft [6] menggunakan sistem hibrida yang menggabungkan *deep learning* untuk segmentasi pin, dilanjutkan dengan *Template Matching* 2D berbasis gradien yang memanfaatkan model CAD untuk inspeksi akhir. Sistem ini berhasil menolak semua komponen dengan pin bengkok (*bent pin*) dan mencapai presisi estimasi pose yang sangat tinggi (kesalahan < 0,33 mm). Meskipun sangat relevan karena berfokus pada inspeksi pin, metodenya tidak murni *end-to-end deep learning* karena masih bergantung pada *template matching* dan model CAD, sehingga dapat mengurangi fleksibilitas sistem apabila terdapat variasi produk baru yang tidak tersedia dalam model CAD.

Wu dkk. [7] mengusulkan model GSC YOLOv5, sebuah modifikasi dari YOLOv5 yang menggunakan GhostConv dan mekanisme perhatian ganda (SE dan CBAM) untuk menciptakan model yang ringan (*lightweight*). Model ini berhasil mengurangi jumlah parameter hingga 50,38% dan meningkatkan kecepatan deteksi hingga 89,4 FPS, sehingga sangat cocok untuk perangkat *embedded* dengan sumber daya komputasi terbatas. Namun, fokus utamanya adalah efisiensi komputasi, bukan akurasi maksimal, dan penelitian ini menggunakan basis YOLOv5 yang arsitekturnya telah dilampaui oleh versi lebih baru seperti YOLOv8. Selain itu,

cakupannya pun bersifat umum dan tidak menyentuh kasus spesifik *pinbent* maupun masalah *False Reject*.

Berbeda dengan penelitian-penelitian di atas yang umumnya berfokus pada peningkatan arsitektur untuk dataset publik [5], [7] atau menggunakan metode hibrida [6], penelitian ini memiliki kebaruan pada tiga aspek. Pertama, novelty utama terletak pada penerapan model *state-of-the-art* YOLOv8n untuk menyelesaikan masalah nyata dan spesifik di Perusahaan Manufaktur Elektronik Batam, yaitu tingginya tingkat *False Reject* pada deteksi cacat *pinbent*. Kedua, penelitian ini tidak sekadar mengukur akurasi model pada dataset, melainkan memvalidasi efektivitas AI dalam mengatasi kelemahan sistem inspeksi konvensional (*template matching*) yang berjalan di lini produksi. Ketiga, dengan menggunakan YOLOv8n (versi Nano), penelitian ini mengadopsi teknologi yang modern dan praktis dengan keseimbangan baik antara kecepatan dan akurasi, menjadikannya solusi yang relevan untuk kebutuhan industri saat ini. Perbandingan penelitian terdahulu dengan penelitian yang diusulkan dirangkum secara sistematis pada Tabel 1.

TABEL 1
PERBANDINGAN PENELITIAN SEBELUMNYA

Perbandingan	Penelitian 1	Penelitian 2	Penelitian 3	Penelitian Sekarang
Topik Penelitian	Deteksi Cacat PCB Presisi Tinggi	Inspeksi Pin untuk Komponen Elektronik	Jaringan Deteksi PCB yang Ringan (<i>Lightweight</i>).	Sistem Inspeksi Otomatis untuk Deteksi Cacat Pin pada PCB Controller
Metode	YOLOv8-DEE (Modifikasi YOLOv8-L Dengan DSC & EMA).	Sistem Hibrida (Segmentasi DL + <i>Template Matching</i> berbasis CAD).	GSC YOLOv5 (Modifikasi YOLOv5 dengan <i>GhostConv</i> & Attention).	YOLOv8n
Kelebihan	Akurasi sangat tinggi (mAP 98.7%) pada deteksi cacat kecil di dataset publik.	Sangat efektif dan presisi dalam mendeteksi dan menolak komponen dengan pin bengkok.	Ukuran model sangat kecil dan kecepatan deteksi tinggi, cocok untuk perangkat <i>embedded</i> .	Menggunakan arsitektur <i>state-of-the-art</i> yang seimbang antara kecepatan dan akurasi.
Celah	Tidak berfokus pada masalah <i>False</i>	Bukan solusi end-to-end deep learning;	Fokus pada efisiensi komputasi, bukan	Mengisi celah dengan menerapkan AI

Reject dari sistem lama di lingkungan industri nyata.	masih bergantung pada <i>template matching</i> dan model CAD yang kurang fleksibel.	akurasi maksimal. Menggunakan arsitektur (YOLOv5) yang lebih lama.	secara langsung untuk menyelesaikan masalah industri spesifik: mengurangi tingkat <i>False Reject</i> dari sistem <i>template matching</i> yang ada.
---	---	--	--

II. METODE

A. Desain Penelitian

Penelitian ini mengadopsi pendekatan kuantitatif, mengukur kinerja model melalui metrik numerik dan membandingkan sistem yang diusulkan secara statistik terhadap sistem *template matching* yang ada, khususnya dalam hal penurunan *False Reject Rate*. Proses pengembangan mengikuti metodologi Agile yang dieksekusi dalam sprint iteratif, memungkinkan adaptasi berdasarkan hasil eksperimen di setiap siklusnya [8].

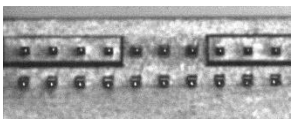
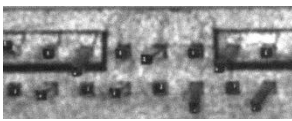


Gambar 1. Metode Agile

B. Akuisisi dan Persiapan Dataset

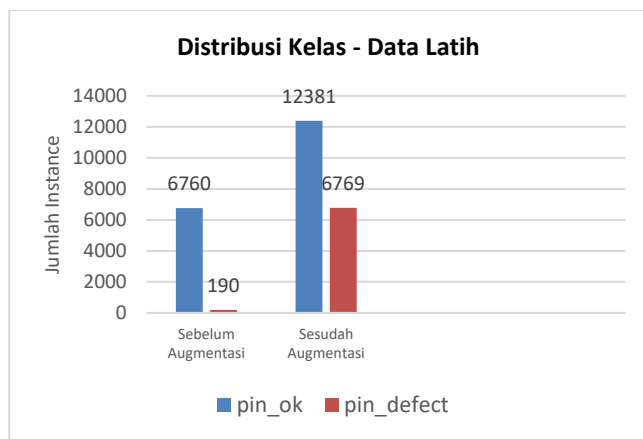
Data citra primer dikumpulkan dari stasiun inspeksi di Perusahaan Manufaktur Elektronik Batam menggunakan kamera industri Keyence CV-X. Citra mentah beresolusi 5104×4092 piksel diperoleh dan dikurasi untuk membuang sampel yang buram, duplikat, atau tidak relevan. Setiap citra kemudian dipotong pada tiga area *Region of Interest* (ROI) yang berkorespondensi dengan posisi soket konektor pada PCB (LEFT, CENTER, RIGHT), menghasilkan citra strip berukuran sekitar 3350×500 piksel yang berfokus pada baris pin.

TABEL 2
PERBANDINGAN CITRA PIN PCB CONTROLLER

Pin OK (<i>pin_ok</i>)	Pin Defect (<i>pin_defect</i>)
	

Pelabelan dilakukan menggunakan Roboflow dalam format anotasi YOLO. Setiap pin ditandai dengan bounding box dan diberi salah satu dari dua label kelas: *pin_ok* (indeks 1) atau *pin_defect* (indeks 0). Dataset berlabel kemudian dibagi menggunakan *stratified splitting* menjadi data latih (70%), data validasi (20%), dan data uji (10%) untuk menjaga proporsi kelas yang konsisten di setiap subset [9].

Sebelum augmentasi, dataset mengandung ketidakseimbangan kelas yang parah: rasio 35,6:1 antara instansi *pin_ok* dan *pin_defect*. Untuk mengatasinya, augmentasi *offline* diterapkan secara selektif hanya pada gambar data latih yang mengandung kelas *pin_defect* menggunakan pustaka Albumentations. Transformasi yang diterapkan meliputi *Horizontal Flip* ($p=0,5$), *Random Brightness Contrast* ($\pm 0,3$; $p=0,8$), *Gaussian Noise* (variansi 10–50; $p=0,6$), *Rotation* ($\pm 10^\circ$; $p=0,7$), dan *Random Scale* ($\pm 10\%$; $p=0,5$). Setelah augmentasi, rasio kelas berhasil ditekan menjadi sekitar 1,8:1, sehingga ketidakseimbangan kelas dapat dimitigasi secara substansial [10]. Augmentasi *online* bawaan YOLOv8 juga diaktifkan selama pelatihan, mencakup *mosaic*, variasi HSV, rotasi, translasi, penskalaan, dan *horizontal flip*.



Gambar 2. Diagram Perbandingan Sebelum Augmentasi dan Sesudah Augmentasi

C. Pipeline Prapemrosesan Citra

Pipeline prapemrosesan inferensi dirancang konsisten antara tahap pelatihan dan penerapan. Citra mentah pertama-tama dipotong pada ROI yang sesuai untuk setiap posisi soket. Setiap citra strip kemudian diubah ukurannya menjadi 640×640 piksel menggunakan teknik *letterbox resizing*,

yang mempertahankan rasio aspek asli dan mengisi area kosong dengan *padding* hitam untuk menghindari distorsi geometris. Nilai piksel dinormalisasi dari rentang $[0, 255]$ ke $[0, 1]$ dan dikonversi menjadi tensor NCHW *float32* sebagaimana yang dibutuhkan oleh *engine* inferensi ONNX Runtime.

D. Pengembangan Model

Varian YOLOv8n (Nano) dipilih sebagai arsitektur model karena menawarkan keseimbangan optimal antara kecepatan inferensi dan akurasi yang sesuai untuk inspeksi industri real-time. Pelatihan menggunakan *transfer learning*: bobot *pretrained* dari dataset MS COCO dijadikan titik awal, diikuti oleh *fine-tuning* pada dataset pin PCB. Pendekatan pelatihan dua tahap ini, pelatihan dasar (hingga 100 epoch dengan *early stopping* pada *patience*=20) dilanjutkan *fine-tuning* pada *learning rate* yang lebih kecil yaitu 0,0001 (hingga 50 epoch dengan *patience*=15 memungkinkan model berkonvergensi secara stabil pada dataset target yang relatif kecil [11].

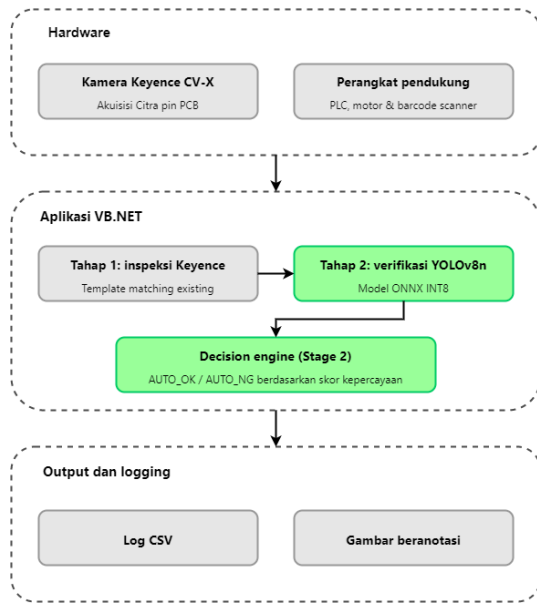
Setelah pelatihan, model terbaik dalam format PyTorch (.pt) diekspor ke format ONNX kemudian dikuantisasi dari presisi FP32 ke INT8 menggunakan ONNX Runtime Quantization. Optimasi ini mengurangi ukuran model dan mempercepat inferensi tanpa penurunan akurasi yang berarti [12], memungkinkan penerapan yang efisien di dalam aplikasi desktop VB.NET.

E. Arsitektur Sistem

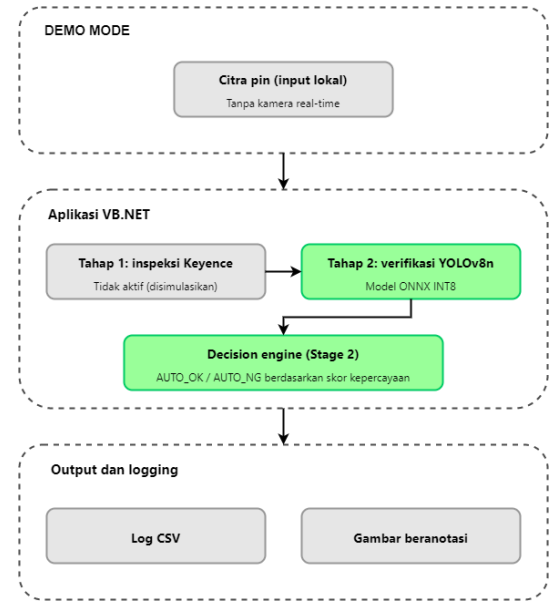
Aplikasi PinBent Vision dirancang untuk mendukung dua mode operasional:

1) Mode Verifikasi (*Dual-Stage*):

Kamera Keyence CV-X berperan sebagai detektor primer berbasis aturan (Tahap 1). Ketika Tahap 1 mendeteksi kondisi *Not Good* (NG), citra dikirim ke modul inferensi YOLOv8n (Tahap 2) yang berjalan secara *in-process* melalui ONNX Runtime di dalam aplikasi VB.NET. *Decision engine* kemudian menerapkan logika bertingkat berdasarkan skor kepercayaan: deteksi yang melampaui ambang batas AUTO diklasifikasikan sebagai AUTO_OK atau AUTO_NG, sementara kasus berkepercayaan rendah memicu status FALLBACK untuk ditinjau secara manual.



Gambar 3. Diagram Arsitektur Mode Verifikasi (Dual-Stage)



Gambar 4. Diagram Arsitektur Mode Inspeksi Mandiri (Standalone)

2) Mode Inspeksi Mandiri (Standalone):

Model YOLOv8n beroperasi langsung sebagai inspektor utama tanpa bergantung pada keputusan Tahap 1. Mode ini diimplementasikan sebagai prototipe demonstrasi untuk evaluasi model secara mandiri ketika integrasi penuh ke lini produksi aktif belum dapat diselesaikan dalam periode penelitian. *Pipeline* inferensi pemotongan ROI, *letterbox resizing*, konversi tensor, inferensi ONNX, *back-projection*, dan *Non-Maximum Suppression* (NMS) identik di kedua mode, memastikan hasil evaluasi tetap objektif dan representatif terhadap performa setara produksi.

F. Metrik Evaluasi

Evaluasi kinerja model dilakukan menggunakan metrik standar deteksi objek. Keempat kategori dasar yang menjadi fondasi seluruh perhitungan adalah: *True Positive* (TP), *True Negative* (TN), *False Positive* (FP), dan *False Negative* (FN). Berikut adalah rumus metrik yang digunakan [13]:

- 1) *Precision*: mengukur proporsi prediksi positif yang benar dari seluruh prediksi positif yang dibuat model.

$$Precision = \frac{TP}{TP + FP} \quad (1)$$

- 2) *Recall*: mengukur proporsi objek yang berhasil terdeteksi dari seluruh objek yang sebenarnya ada.

$$Recall = \frac{TP}{TP + FN} \quad (2)$$

- 3) *F1-Score*: rata-rata harmonik antara Precision dan Recall, memberikan ukuran keseimbangan tunggal antara keduanya.

$$F1 = 2 \times \frac{Precision \times Recall}{Precision + Recall} \quad (3)$$

- 4) *Accuracy*: mengukur proporsi prediksi yang benar secara keseluruhan.

$$Accuracy = \frac{TP + TN}{TP + TN + FP + FN} \quad (4)$$

- 5) *False Reject Rate*: mengukur proporsi board yang sebenarnya baik (OK) yang secara keliru ditolak sebagai cacat.

$$FRR = \frac{TP + TN}{TP + TN + FP + FN} \quad (5)$$

- 6) Mean Average Precision (mAP): rata-rata *Average Precision* (AP) dari seluruh kelas. AP dihitung sebagai luas area di bawah kurva *Precision-Recall* (PR Curve). $mAP@0.5$ menggunakan ambang *Intersection over Union* (IoU) sebesar 50%, sedangkan $mAP@0.5:0.95$ menghitung rata-rata mAP pada ambang IoU dari 50% hingga 95% dengan interval 5% [13].

$$mAP = \frac{1}{N} \sum_{i=1}^N AP_i \quad (6)$$

Untuk memverifikasi signifikansi statistik perbedaan performa antar sistem, Uji McNemar diterapkan pada hasil klasifikasi berpasangan dari kedua sistem terhadap 524 board yang identik. Uji ini secara khusus mengevaluasi apakah jumlah pasangan *discordant* board yang diklasifikasikan benar oleh satu sistem namun salah oleh sistem lainnya memiliki distribusi yang signifikan secara statistik [14].

$$\chi^2 = \frac{(|b - c| - 1)^2}{b + c} \quad (7)$$

G. Kerangka Analisis Interpretatif (SWOT)

Selain evaluasi kuantitatif di atas, penelitian ini juga menyusun analisis SWOT (*Strengths, Weaknesses, Opportunities, Threats*) sebagai kerangka interpretatif tambahan pada tahap pembahasan. Analisis ini tidak dimaksudkan sebagai metode pengumpulan data independen, melainkan sebagai sarana untuk merangkum dan mengontekstualisasikan implikasi praktis dari hasil kuantitatif mencakup metrik kinerja model, hasil perbandingan sistem, dan hasil uji signifikansi statistik

terhadap kelayakan penerapan sistem di lingkungan produksi nyata [15].



Gambar 5. Metode SWOT

III. HASIL DAN PEMBAHASAN

A. Lingkungan Implementasi

Pengujian dilakukan pada workstation pengembangan lokal dengan sistem operasi Windows 11, prosesor Intel Core i5/Ryzen 5 seri 5000, RAM 16 GB, dan GPU NVIDIA RTX 3060 Ti 8 GB untuk pelatihan. *Runtime* aplikasi menggunakan .NET Framework 4.8 (x86) dengan ONNX Runtime 1.14.1 (x86), dan model yang diterapkan adalah *best_int8.onnx* (YOLOv8n, kuantisasi INT8). Aplikasi dikembangkan menggunakan VB.NET di Visual Studio 2022.

B. Hasil Pelatihan dan Validasi Model

Fase pelatihan dasar berjalan selama 35 *epoch* sebelum *early stopping* dipicu (*patience*=20), berkonvergensi secara efisien berkat inisialisasi *transfer learning*. Fase *fine-tuning* berikutnya berjalan selama 22 *epoch* (*patience*=15) pada *learning rate* yang lebih kecil, sehingga bobot model dapat diperhalus lebih lanjut pada dataset pin PCB.

Model hasil *fine-tuning* mencapai performa berikut pada data validasi:

- $mAP@0.5$: 96,68%
- $mAP@0.5:0.95$: 68,37%
- *Precision* (semua kelas): 95,45%
- *Recall* (semua kelas): 99,82%

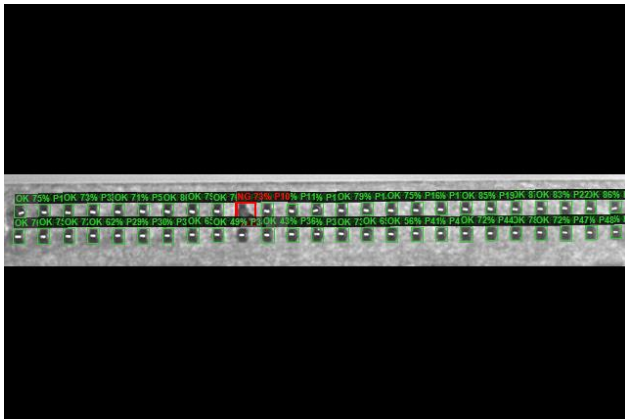
Pada tingkat per kelas, model mendemonstrasikan recall 100% pada kelas *pin_defect* (seluruh 71 instansi cacat berhasil terdeteksi) dengan precision sebesar 88,75%. Untuk kelas *pin_ok*, recall mencapai 99,53% dengan precision 99,90%. Tingginya recall pada kelas *pin_defect* merupakan keputusan desain yang disengaja: *decision engine* dikonfigurasi untuk menyaring potensi false positive di tingkat board sebelum menerbitkan keputusan penolakan akhir, sehingga prioritas utama adalah menangkap seluruh cacat yang ada tanpa ada yang lolos.

Mengingat model YOLOv8n (Nano) telah memenuhi target akurasi yang ditetapkan mAP@0.5 sebesar 96,68% dan akurasi tingkat board mendekati 98% pada data uji rencana eksperimen opsional menggunakan arsitektur YOLOv8s yang lebih besar dibatalkan karena tidak lagi diperlukan.

Ultralytics 8.4.30 Python-3.11.14 torch-2.3.1+cu121 CUDA:0 (NVIDIA GeForce RTX 3060 Ti, 8192MiB)						
Model summary (fused): 73 layers, 3,006,938 parameters, 0 gradients, 8.1 GFLOPs						
Class	Images	Instances	Box(P	R	mAP50	mAP50-95): 100%
all	40	2000	0.954	0.998	0.976	0.693
pin_defect	2	71	0.908	1	0.957	0.577
pin_ok	40	1929	1	0.996	0.995	0.809
Speed: 0.1ms preprocess. 1.0ms inference. 0.0ms loss. 12.8ms postprocess per image						

Gambar 6. Ringkasan Hasil Fine-Tuning YOLOv8n

C. Contoh Hasil Deteksi Model YOLOv8n

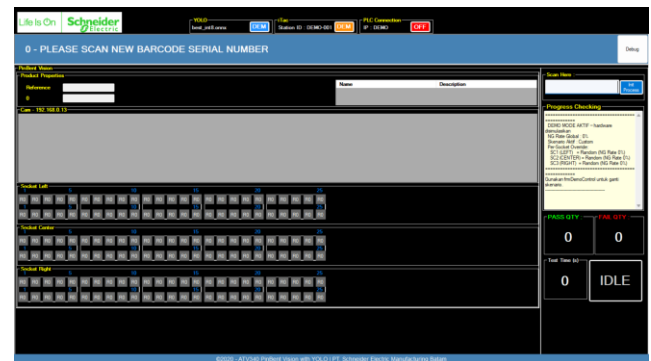


Gambar 7. Contoh keluaran inferensi model YOLOv8n pada citra strip pin (640×640) dalam Mode Inspeksi Mandiri.

Kotak hijau menandai pin_ok dan kotak merah menandai pin_defect (label "NG"), masing-masing beserta skor kepercayaan; header citra menampilkan metadata inspeksi berupa posisi soket, status keputusan akhir, dan jumlah deteksi. Gambar 2 menunjukkan bahwa model mampu membedakan pin_ok dan pin_defect dalam satu citra strip yang sama secara bersamaan, termasuk pada kasus dengan mayoritas pin OK namun terdapat satu pin cacat skenario yang paling menantang bagi sistem *template matching* konvensional karena perbedaan visualnya sangat halus.

D. Hasil Implementasi Aplikasi Pinbent Vision

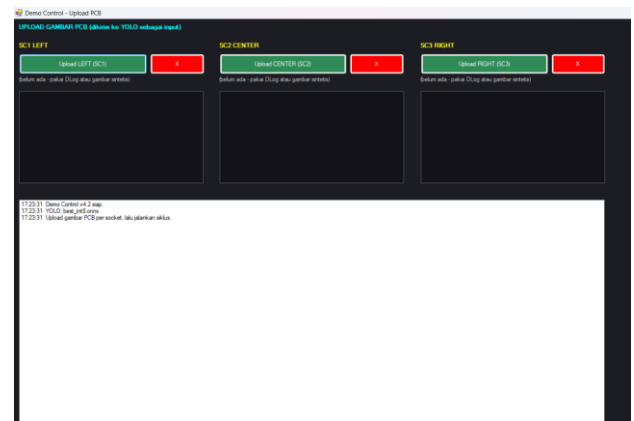
Aplikasi PinBent Vision dibangun sebagai aplikasi desktop berbasis Windows Forms menggunakan VB.NET. Berikut adalah tampilan antarmuka utama dari aplikasi yang telah diimplementasikan.



Gambar 8. Halaman Utama frmMain

Halaman utama merupakan pusat kendali sistem inspeksi. Antarmuka ini terbagi menjadi beberapa area fungsional:

- 1) panel indikator di bagian atas yang menampilkan status koneksi YOLO (hijau "ON" pada mode produksi atau biru "DEMO" pada Mode Inspeksi Mandiri), status koneksi iTAC, dan status PLC;
- 2) area tampilan citra tiga soket (image1 untuk SC1 LEFT, image2 untuk SC2 CENTER, image3 untuk SC3 RIGHT) yang menampilkan gambar beranotasi bounding box hasil inferensi YOLO;
- 3) panel status pin yang terdiri dari 25 label per baris × 2 baris per soket, di mana setiap label berubah warna menjadi hijau (OK) atau merah (NG) berdasarkan hasil deteksi;
- 4) panel progress log (lstProgress) yang mencatat seluruh aktivitas sistem secara kronologis; serta
- 5) area input barcode untuk identifikasi produk dan operator.



Gambar 9. Halaman Demo Control frmDemoControl

Panel Demo Control (frmDemoControl). Panel Demo Control merupakan antarmuka khusus yang hanya aktif pada Mode Inspeksi Mandiri. Panel ini menyediakan tiga area

upload gambar yang masing-masing berkorespondensi dengan posisi soket pada PCB Controller: SC1 LEFT, SC2 CENTER, dan SC3 RIGHT. Untuk setiap soket, tersedia tombol Upload untuk memilih berkas citra dan tombol Clear (X) untuk menghapus gambar yang telah diunggah. Setelah pengguna mengunggah gambar, citra tersebut disalin ke folder DLog dan path-nya disimpan ke variabel DemoMode (DEMO_SC1_IMAGE_PATH, DEMO_SC2_IMAGE_PATH, DEMO_SC3_IMAGE_PATH) agar dapat diakses oleh pipeline inferensi YOLOv8n. Preview citra ditampilkan pada PictureBox di bawah masing-masing tombol upload, dan seluruh aktivitas upload dicatat pada ListBox log di bagian bawah panel.

E. Evaluasi Tingkat Sistem: YOLOv8n (Mode Inspeksi Mandiri)

Pengujian tingkat board dilakukan terhadap 524 unit PCB Controller menggunakan *pipeline* Mode Inspeksi Mandiri. *Confusion matrix* tingkat board disajikan pada Tabel 3.

TABEL 3.
CONFUSION MATRIX SISTEM YOLOV8N - 524 BOARD

	Prediksi OK	Prediksi CACAT	Total
Aktual OK	416	9	425
Aktual CACAT	67	32	99
Total	483	41	524

Metrik performa yang diturunkan: Akurasi = 85,50%; Precision (OK) = 97,88%; Recall (OK) = 86,13%; Precision (Cacat) = 32,32%; Recall (Cacat) = 78,05%; F1-Score (OK) = 91,63%; F1-Score (Cacat) = 45,71%; FRR = 13,87%.

Nilai Precision (OK) yang tinggi sebesar 97,88% memiliki implikasi praktis yang penting: ketika sistem memutuskan suatu board dinyatakan OK, keputusan tersebut benar hampir dalam 98% kasus hanya 9 dari 425 board yang diprediksi OK ternyata cacat. Ini berarti risiko produk cacat meloloskan pemeriksaan tetap berada pada level yang sangat rendah.

F. Evaluasi Sistem Template Matching (Pembanding)

Sebagai pembanding, hasil klasifikasi sistem *template matching* Keyence CV-X yang ada saat ini terhadap 524 board yang sama diambil dari catatan produksi aktual. *Confusion matrix*-nya disajikan pada Tabel 4.

TABEL 4.
CONFUSION MATRIX SISTEM TEMPLATE MATCHING - 524 BOARD

	Prediksi OK	Prediksi CACAT	Total
Aktual OK	292	25	317
Aktual CACAT	191	16	207
Total	483	41	524

Metrik performa yang diturunkan: Akurasi = 58,78%; Precision (OK) = 92,11%; Recall (OK) = 60,46%; Precision (Cacat) = 7,73%; Recall (Cacat) = 39,02%; F1-Score (OK) = 73,00%; F1-Score (Cacat) = 12,90%; FRR = 39,54%.

FRR yang sangat tinggi sebesar 39,54% secara kuantitatif mengonfirmasi permasalahan fundamental yang diuraikan pada bagian pendahuluan: 191 dari 483 board yang sebenarnya berkualitas baik justru ditolak secara keliru. Nilai Precision (Cacat) yang amat rendah sebesar 7,73% juga mengungkapkan bahwa dari 207 board yang ditandai sebagai cacat oleh sistem, sebagian besarnya (191 board) ternyata adalah *false reject* semata.

G. Analisis Komparatif

Perbandingan langsung antara kedua sistem pada 524 sampel yang identik disajikan pada Tabel 5.

TABEL 5.
PERBANDINGAN METRIK KINERJA SISTEM TEMPLATE MATCHING VS SISTEM YOLOV8N

Metrik	Template Matching	YOLOv8n	Selisih
Akurasi	58,78%	85,50%	+26,72 pp
Precision (OK)	92,11%	97,88%	+5,77 pp
Recall (OK)	60,46%	86,13%	+25,67 pp
Precision (Defect)	7,73%	32,32%	+24,59 pp
Recall (Defect)	39,02%	78,05%	+39,03 pp
F1-Score (OK)	73,00%	91,63%	+18,63 pp
F1-Score (Defect)	12,90%	45,71%	+32,81 pp
False Reject Rate	39,54%	13,87%	-25,67 pp

Sistem YOLOv8n menunjukkan peningkatan yang konsisten di seluruh metrik yang dievaluasi. Yang paling utama, FRR berhasil ditekan dari 39,54% menjadi 13,87%, sebuah penurunan relatif sebesar 64,9%. Peningkatan dramatis pada Precision (Cacat) dari 7,73% menjadi 32,32% mencerminkan konsekuensi matematis yang logis dari berkurangnya volume *false reject*: karena jumlah board yang salah ditolak turun drastis dari 191 menjadi hanya 67, penyebut pada perhitungan presisi menyusut secara signifikan sehingga nilai presisi meningkat tajam.

Sebagai ilustrasi perbandingan keputusan secara *head-to-head* pada sampel yang sama, Tabel 6 menyajikan cuplikan 10 data pertama dari 524 board aktual yang diuji. Cuplikan ini memperlihatkan kondisi discordant secara langsung, di mana model YOLOv8n berhasil memperbaiki mayoritas kesalahan klasifikasi (terutama keliru meloloskan cacat / *False Accept* dan keliru menolak board baik / *False Reject*) yang sebelumnya dihasilkan oleh sistem *template matching*.

TABEL 6.
CUPLIKAN 10 DATA HASIL PREDIKSI BERPASANGAN
(TEMPLATE MATCHING VS YOLOV8N)

No	ID Board	Aktual (Ground Truth)	Prediksi Template Matching	Prediksi YOLOv8n
1	8515518002916	DEFECT	OK	DEFECT
2	8515518003405	OK	OK	OK
3	8515518003412	OK	DEFECT	OK
4	8515518003543	DEFECT	OK	DEFECT
5	8515518003563	DEFECT	OK	DEFECT
6	8515521004711	OK	DEFECT	OK
7	8515521004766	OK	OK	OK
8	8515521004898	OK	OK	OK
9	8515521004983	DEFECT	DEFECT	DEFECT
10	8515521005099	OK	DEFECT	OK

H. Uji Signifikansi Statistik (Uji McNemar)

Untuk memastikan bahwa perbedaan performa yang diamati bukan sekadar variasi acak, uji McNemar diterapkan pada hasil klasifikasi berpasangan dari kedua sistem terhadap seluruh 524 board.

Dari 524 board, sebanyak 278 menunjukkan hasil yang berbeda (*discordant*) antara kedua sistem: 209 board diklasifikasikan benar oleh YOLOv8n namun salah oleh *template matching*, sedangkan hanya 69 board yang sebaliknya. Nilai p yang dihasilkan adalah $1,52 \times 10^{-17}$ ($p < 0,001$), mengonfirmasi bahwa perbedaan akurasi klasifikasi keseluruhan antara kedua sistem signifikan secara statistik.

Khusus untuk FRR, dari 483 board dengan status aktual OK, sebanyak 185 board hanya salah ditolak oleh sistem *template matching* (bukan oleh YOLOv8n), sementara hanya 61 board yang hanya salah ditolak oleh YOLOv8n. Uji McNemar pada 246 pasangan *discordant* ini menghasilkan nilai p sebesar $1,06 \times 10^{-15}$ ($p < 0,001$) membuktikan secara konklusif bahwa penurunan FRR dari 39,54% menjadi 13,87% adalah perbaikan nyata yang signifikan secara statistik, bukan kebetulan sampling.

I. Analisis SWOT

Mengacu pada kerangka interpretatif yang dijelaskan pada Subbab G Bab 2, hasil kuantitatif pada Subbab A-I Bab 3 dirangkum ke dalam empat komponen SWOT berikut untuk mengontekstualisasikan implikasi praktisnya terhadap kelayakan implementasi sistem.

- 1) Kekuatan (*Strengths*): Penurunan FRR yang signifikan secara statistik berpotensi besar mengurangi beban verifikasi manual operator QC. Precision (OK) yang tinggi (97,88%) mempertahankan risiko produk cacat lolos tetap pada level rendah. Model YOLOv8n yang ringan memungkinkan inferensi efisien tanpa memerlukan GPU pada tahap produksi.

- 2) Kelemahan (*Weaknesses*): Akurasi tingkat board (85,50%) belum mencapai target 98% yang ditetapkan. Precision (Cacat) pada tingkat board masih tergolong moderat (32,32%), yang menandakan sebagian board yang ditolak sistem sebenarnya masih berkualitas baik. Kesenjangan ini muncul karena logika agregasi yang ketat: sebuah board dinyatakan OK hanya jika *seluruh* pinnya terklasifikasi OK, sehingga satu kesalahan klasifikasi pada satu pin pun dapat memengaruhi keputusan keseluruhan board.
- 3) Peluang (*Opportunities*): Penyetelan lebih lanjut terhadap ambang batas kepercayaan dan penambahan data latih—khususnya sampel cacat dari kondisi produksi yang lebih beragam—berpotensi menekan FRR lebih jauh tanpa mengorbankan kemampuan deteksi cacat. Arsitektur *dual-stage* juga bersifat modular dan dapat diperluas ke lini produksi PCB lainnya di dalam fasilitas yang sama.
- 4) Ancaman (*Threats*): Dalam Mode Verifikasi, performa Stage 2 terikat pada keputusan Stage 1 (Keyence): board yang salah diloloskan oleh *template matching* tidak akan pernah diperiksa oleh model YOLOv8n. Perubahan signifikan pada desain PCB atau geometri komponen di masa depan juga berpotensi memerlukan pelatihan ulang model.

J. Diskusi

Hasil penelitian ini secara langsung menjawab ketiga rumusan masalah yang diajukan. Pertama, lapisan verifikasi berbasis YOLOv8n berhasil dirancang dan diimplementasikan secara *end-to-end* sebagai komponen Tahap 2 dalam arsitektur *dual-stage*. Kedua, metrik kinerja model mAP@0.5 sebesar 96,68%, Precision 95,45%, dan Recall 99,82% menunjukkan kemampuan yang kuat dalam membedakan kondisi *pin_ok* dan *pin_defect* di tingkat pin. Ketiga, penambahan lapisan verifikasi *deep learning* ini terbukti secara statistik mereduksi FRR sebesar 64,9%, memberikan bukti langsung atas efektivitasnya dalam mengatasi keterbatasan fundamental *template matching*.

Akurasi tingkat board sebesar 85,50% memang belum memenuhi target 98% secara penuh. Hal ini perlu diinterpretasikan secara proporsional. Metrik tingkat pin jauh lebih tinggi karena sebuah board hanya dinyatakan lolos ketika *setiap* pin pada board tersebut terklasifikasi OK logika agregasi yang ketat ini memperbesar dampak dari setiap kesalahan kecil pada pin individual ke keputusan keseluruhan board. Namun yang terpenting, tujuan utama penelitian ini adalah mereduksi FRR, dan pada metrik inilah

sistem memberikan transformasi yang paling bermakna: dari tingkat penolakan palsu hampir 40% yang membebani operasional QC, turun menjadi di bawah 14% yang jauh lebih terkelola.

Dari sudut pandang operasional, penurunan FRR ini berimplikasi langsung pada berkurangnya beban kerja verifikasi manual operator QC, perpendekan waktu siklus produksi (*cycle time*), dan penurunan biaya operasional akibat kesalahan klasifikasi produk kontribusi praktis yang nyata bagi lingkungan manufaktur yang terus dituntut untuk lebih efisien.

IV. KESIMPULAN

Penelitian ini membuktikan bahwa lapisan verifikasi *deep learning* berbasis YOLOv8n dapat berhasil dirancang, dilatih, dan diterapkan sebagai komponen Tahap 2 dalam arsitektur inspeksi kualitas pin PCB *dual-stage*. Model mencapai kinerja tingkat pin yang kuat ($mAP@0.5 = 96,68\%$, $Recall = 99,82\%$) dan, pada tingkat sistem, menghasilkan penurunan *False Reject Rate* yang signifikan secara statistik dari 39,54% menjadi 13,87% perbaikan relatif sebesar 64,9% (Uji McNemar, $p < 0,001$). Hasil ini menegaskan kelayakan dan efektivitas pendekatan berbasis *deep learning* untuk tugas inspeksi pin PCB yang selama ini menantang batas kemampuan metode *template matching* konvensional.

Penelitian lanjutan sebaiknya memprioritaskan: (1) validasi *real-time* penuh dalam Mode Verifikasi (*Dual-Stage*) pada lini produksi aktif; (2) perluasan dataset pelatihan dengan sampel cacat tambahan dari beragam kondisi produksi untuk meningkatkan akurasi tingkat board mendekati target 98%; (3) eksperimen komparatif dengan varian YOLOv8 yang lebih besar (Small, Medium) guna mengevaluasi *trade-off* antara akurasi dan latensi inferensi; (4) perluasan sistem ke lini produksi PCB lain dalam fasilitas yang sama; serta (5) integrasi penuh dengan sistem *Manufacturing Execution System* (MES) perusahaan untuk otomatisasi *traceability* produksi.

UCAPAN TERIMA KASIH

Penulis menyampaikan terima kasih yang sebesar-besarnya kepada Bapak Ahmadi Irmansyah Lubis, S.Kom., M.Kom. selaku dosen pembimbing atas arahan dan bimbingannya yang sangat berharga, serta kepada seluruh mentor di Perusahaan Manufaktur Elektronik Batam atas kesempatan, akses data, dan pendampingan teknis selama penelitian ini berlangsung.

DAFTAR PUSTAKA

- [1] I. C. Chen, R. C. Hwang, dan H. C. Huang, "PCB Defect Detection Based on Deep Learning Algorithm," *Processes*, vol. 11, no. 3, Mar 2023, doi: 10.3390/pr11030775.
- [2] V. A. Adibhatla, H. C. Chih, C. C. Hsu, J. Cheng, M. F. Abbod, dan J. S. Shieh, "Applying deep learning to defect detection in printed circuit boards via a newest model of you-only-look-once," *Mathematical Biosciences and Engineering*, vol. 18, no. 4, hlm. 4411–4428, 2021, doi: 10.3934/mbe.2021223.
- [3] R. U. Khan, F. Shah, A. A. Khan, dan H. Tahir, "Advancing PCB Quality Control: Harnessing YOLOv8 Deep Learning for Real-Time Fault Detection," *Computers, Materials and Continua*, vol. 81, no. 1, hlm. 345–367, 2024, doi: 10.32604/cmc.2024.054439.
- [4] J. Liu, S. Yao, B. Li, dan J. Liu, "BCN-YOLO: A Deep Learning Network for PCB Defect Detection," *Journal of Computer and Communications*, vol. 13, no. 08, hlm. 17–39, 2025, doi: 10.4236/jcc.2025.138002.
- [5] F. Yi, A. S. A. Mohamed, M. H. M. Noor, F. C. Ani, dan Z. E. Zolkefli, "YOLOv8-DEE: a high-precision model for printed circuit board defect detection," *PeerJ Comput. Sci.*, vol. 10, 2024, doi: 10.7717/peerj-cs.2548.
- [6] F. Hagelskjaer dan D. Kraft, "In-Hand Pose Estimation and Pin Inspection for Insertion of Through-Hole Components," Agu 2022, [Daring]. Tersedia pada: <http://arxiv.org/abs/2208.01284>
- [7] L. Wu, L. Zhang, dan Q. Zhou, "Printed Circuit Board Quality Detection Method Integrating Lightweight Network and Dual Attention Mechanism," *IEEE Access*, vol. 10, hlm. 87617–87629, 2022, doi: 10.1109/ACCESS.2022.3198994.
- [8] S. Al-Saqqah, S. Sawalha, dan H. Abdelnabi, "Agile software development: Methodologies and trends," *International Journal of Interactive Mobile Technologies*, vol. 14, no. 11, hlm. 246–270, 2020, doi: 10.3991/ijim.v14i11.13269.
- [9] A. Ichwani, R. Indra Kesuma, A. Setiawan, E. Wicaksono, dan R. Hanifah, "Preventing Data Leakage in Classification via Integrated Machine Learning Pipelines: Preprocessing, Feature Transformation, and Hyperparameter Tuning," *Jurnal Teknik Informatika (JUTIF)*, vol. 7, no. 1, 2026, doi: 10.52436/1.jutif.2026.7.2.5490.
- [10] P. Chen, Y. Ren, B. Zhang, dan Y. Zhao, "Class Imbalance in the Automatic Interpretation of Remote Sensing Images: A Review," *IEEE J. Sel. Top. Appl. Earth Obs. Remote Sens.*, vol. 18, hlm. 9483–9508, 2025, doi: 10.1109/JSTARS.2025.3555567.
- [11] K. R. Mannem, E. Mengiste, D. Vardhan, B. G. de Soto, dan F. Bacao, "Construction site object detection with active transfer learning and weighted adaptive uncertainty-diversity sampling using a small imbalanced dataset," *Autom. Constr.*, vol. 183, Mar 2026, doi: 10.1016/j.autcon.2026.106819.
- [12] M. E. Isenkul, "Energy-aware deep learning for real-time video analysis through pruning, quantization, and hardware optimization," *J. Real. Time. Image Process.*, vol. 22, no. 3, Jun 2025, doi: 10.1007/s11554-025-01703-0.
- [13] Y. Ma, J. Yin, F. Huang, dan Q. Li, "Surface defect inspection of industrial products with object detection deep networks: a systematic review," *Artif. Intell. Rev.*, vol. 57, no. 12, Des 2024, doi: 10.1007/s10462-024-10956-3.
- [14] G. Sambasivam, J. Amudhavel, dan G. Sathya, "A Predictive Performance Analysis of Vitamin D Deficiency Severity Using Machine Learning Methods," *IEEE Access*, vol. 8, hlm. 109492–109507, 2020, doi: 10.1109/ACCESS.2020.3002191.
- [15] A. Chusniyah, R. Ariyanto Akhmad, dan H. Ramadhan Putra P, "Strategic Planning for Education Quality Improvement Based on SWOT Analysis: A Case Study," *Tarbawi: Jurnal Keilmuan Manajemen Pendidikan*, vol. 9, no. 02, hlm. 199–210, Nov 2023, doi: 10.32678/tarbawi.v9i02.8366.